

JP2000165272A RADIO BASE STATION UNIT

Bibliography

DWPI Title

Wireless base station for PHS has automatic gain control circuits whose gain control voltage is determined after comparing it with predetermined value

Original Title

RADIO BASE STATION UNIT

Assignee/Applicant

Standardized: **MATSUSHITA ELECTRIC IND CO LTD**

Original: MATSUSHITA ELECTRIC IND CO LTD

Inventor

YONESU TOSHINORI

Publication Date (Kind Code)

2000-06-16 (A)

Application Number / Date

JP1998337171A / 1998-11-27

Priority Number / Date / Country

JP1998337171A / 1998-11-27 / JP

Abstract

PROBLEM TO BE SOLVED: To obtain a radio base station unit whose power consumption can be reduced in a synchronization detection system requiring an AGC circuit or a system where diversity reception is conducted through a configuration of a plurality of branches.

SOLUTION: A reception signal is given to an RF section 1, which amplifies the signal and where the frequency is converted into an IF frequency. An AGC circuit 2 amplifies signals with various levels at various gains and provide an output of a resulting signal with a prescribed output level. A gain control voltage of the AGC at that time can be decided by giving an RSSI signal detected by the AGC to a control section 5 depending on the level. The gain control voltage is controlled so that the gain of the AGC is smaller when the RSSI level is higher and the gain of the AGC is higher when the RSSI level is smaller. The gain control voltage is stored in the control section 5 and it is outputted as a gain control voltage of the AGC of a reception slot of a succeeding frame.

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2000-165272

(P2000-165272A)

(43)公開日 平成12年6月16日(2000.6.16)

(51)Int.Cl.

H 04 B 1/16

識別記号

F I

テマコト(参考)

H 04 B 1/16

R 5 K 0 5 9

7/08

7/08

7/26

7/26

U 5 K 0 6 1

D 5 K 0 6 7

D

M

審査請求 未請求 請求項の数 5 O L (全 7 頁)

(21)出願番号

特願平10-337171

(71)出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(22)出願日

平成10年11月27日(1998.11.27)

(72)発明者 米須 利徳

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(74)代理人 100097445

弁理士 岩橋 文雄 (外2名)

F ターム(参考) 5K059 CC03 DD31

5K061 AA02 CC52 EF01

5K067 AA43 BB21 CC21 CC24 EE10

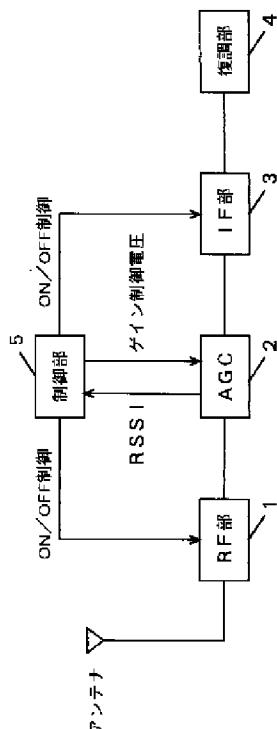
KK05

(54)【発明の名称】 無線基地局装置

(57)【要約】

【課題】 A G C回路を必要とする同期検波システムや複数のブランチによる構成でダイバーシチ受信を行うシステムにおいて低消費電力化を図れる無線基地局装置を提供することを目的とする。

【解決手段】 受信信号はR F部1に入力され、信号を増幅し、又 I F周波数まで周波数変換される。A G C 2ではさまざまなレベルの信号をさまざまなゲインで増幅し、一定の出力レベルで出力する。その時のA G Cのゲインは、A G Cで検出されるR S S I 信号が制御部5に入力されそのレベルによりゲイン制御電圧が決定される。ゲイン制御電圧はR S S I レベルが大きければA G Cのゲインは小さくなるように制御され、R S S I レベルが小さければA G Cのゲインは大きくなるように制御される。そのゲイン制御電圧は制御部5に記憶され、次のフレームの受信スロットのA G Cのゲイン制御電圧として出力されることになる。



【特許請求の範囲】

【請求項1】TDMA、TDD通信に用いるAGCを含む受信系回路において、AGCループの電源は常にON状態にし、AGCループの立ち上がりに影響しないその他の回路の電源はON、OFFすることで消費電力の削減を行い、AGCのゲインを決めるゲイン制御電圧は、受信するスロットの前のゲイン制御電圧を与えAGCの立ち上がりを早くすることを特徴とする無線基地局装置。

【請求項2】AGCまでの回路の電源は常にONにし、AGC以降の回路の電源をON、OFFすることで低消費電力化を行うことを特徴とする請求項1記載の無線基地局装置。

【請求項3】入力部をアンプを通るパスとアッテネータを通るパスに分け、RSSIレベルによりアンプを通るかアッテネータを通るかの判定を行い、アッテネータを通るときはアンプの電源をOFFにして低消費電力化を図ることを特徴とする請求項1記載の無線基地局装置。

【請求項4】1CnTのシステムで、且つ複数系統の受信系回路を持つシステムであり、空きチャンネルが各系統の受信系回路で発生すれば、それぞれの空きチャンネルを集め1系統分の受信系回路が全て空き状態になれば受信系回路の電源をOFFにして残りの受信系回路で受信を行い、ダイバーシチ合成等を行い、低消費電力化を図ることを特徴とする請求項1記載の無線基地局装置。

【請求項5】複数プランチでダイバーシチ受信を行う回路で、RSSIレベルが高ければ、RSSIレベルの高い方からある数のプランチを選択しダイバーシチ合成を行い、その時は残りのプランチの受信系回路の電源はOFFにすることで低消費電力化を行うことを特徴とする無線基地局装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明はTDMA、TDDシステムにおける移動局と無線通信を行う無線基地局装置に関するものである。

【0002】

【従来の技術】PHS等のTDMA (Time Division Multiple Access)、TDD (Time Division Duplex) システムでは受信時には送信側の電源をOFFにし、送信時には受信側の電源をOFFにして通信を行うことで消費電力の削減を行ってきた。

【0003】上記の技術は、PHS端末等の遅延検波を行うシステムで主に採用されてきたが、基地局等で受信感度を必要とする同期検波を採用しているシステムではAGC (自動利得制御回路) を必要とするために採用されていない。TDMAシステムでのAGCは高速な立ち上がり、立ち下がり特性が要求されるため、電源のON、OFFを行うとその特性が満足されないことになる

からである。

【0004】例えば、AGCを含む受信回路全体の電源を常にONにした状態であってもAGCが定常状態になるには数十μsec程度の時間がかかる。もし、送信時には受信側の電源をOFF、受信時には送信側の電源をOFFというように制御したならば、受信時にAGCが定常状態に落ち着くまでにはかなりの時間がかかることになり、ユニークワード等の判定ができなくなる可能性がでてくる。よって、同期検波のシステムでAGCを必要とする場合は常にAGCを含む受信回路全体の電源をONにして制御するのが従来のパターンである。

【0005】PHS基地局では受信感度を向上させるため複数のダイバーシチプランチのある受信システムが用いられている。このシステムでは複数のアンテナと複数のRF受信回路、複数の復調回路部が必要となる。上記の構成により、信号をダイバーシチ合成することで受信感度を向上させることができた。しかし、回路規模、消費電力が共に大きくなってしまうというデメリットがあった。

【0006】

【発明が解決しようとする課題】近年では基地局装置においても小型化、小スペース化が要求されているため、消費電力の削減は必須である。しかし、高感度を必要とするシステムでは同期検波回路およびAGC (自動利得制御回路) 回路が必要となり、回路規模が増大する傾向である。また、PHS特有のフェージング対策のため、複数のプランチによる構成でダイバーシチ受信を行うが、これも複数のアンテナ及び受信系が必要となるため、回路規模、消費電力の増大は免れない。

【0007】本発明は上記従来の問題を解決するためにAGC回路を必要とする同期検波システムや複数のプランチによる構成でダイバーシチ受信を行うシステムにおいて低消費電力化を行う無線基地局装置を提供することを目的としている。

【0008】

【課題を解決するための手段】本発明は、TDMA、TDD通信に用いるAGCを含む受信系回路において、AGCループの電源は常にON状態にし、AGCループの立ち上がりに影響しないその他の回路の電源はON、OFFすることで消費電力の削減を行い、AGCのゲインを決めるゲイン制御電圧は、受信するスロットの前のゲイン制御電圧を与えAGCの立ち上がりを早くする。

【0009】この構成により、AGC回路を必要とする同期検波システムや複数のプランチによる構成でダイバーシチ受信を行うシステムにおいて低消費電力化を行う無線基地局装置を実現できる。

【0010】

【発明の実施の形態】請求項1に記載の発明は、TDMA、TDD通信に用いるAGCを含む受信系回路において、AGCループの電源は常にON状態にし、AGCル

ープの立ち上がりに影響しない他の回路の電源はON、OFFすることで消費電力の削減を行い、AGCのゲインを決めるゲイン制御電圧は、受信するスロットの前のゲイン制御電圧を与えAGCの立ち上がりを早くする。

【0011】請求項2に記載の発明は、AGCまでの回路の電源は常にONにし、AGCより後段の回路の電源をON、OFFする。

【0012】請求項3に記載の発明は、入力部をアンプを通るパスとアッテネータを通るパスにわけ、RSSIレベルによりアンプを通るかアッテネータを通るかの判定を行い、アッテネータを通るときはアンプの電源をOFFにして低消費電力化を図る。

【0013】請求項4に記載の発明は、1CnT（制御チャンネル1スロット、通話チャンネルnスロット）のシステムで、且つ複数系統の受信系回路を持つシステムであり、空きチャンネルが各系統の受信系回路で発生すれば、それぞれの空きチャンネルを集め1系統分の受信系回路が全て空き状態になれば電源をOFFにして、残りの受信系回路で受信を行い、ダイバーシチ合成等を行い、低消費電力化を図る。

【0014】請求項5に記載の発明は、複数プランチでダイバーシチ受信を行う回路で、RSSIレベルが高ければ、RSSIレベルの高い方からある数のプランチを選択しダイバーシチ合成を行い、その時は残りのプランチの受信系回路の電源はOFFにする。

【0015】上記構成の各発明によれば、低消費電力化を図ることができる。

（実施の形態1）図1は本発明の実施の形態1における無線基地局装置のブロック図、図2は同AGC制御信号のタイミングチャートである。図1において、1はアンテナで受信した信号を増幅し、IF周波数まで周波数変換を行うRF部、2はあらゆるレベルの信号を増幅し出力レベルは一定レベルで出力するAGC（自動利得制御回路）、3はAGC出力を増幅し、さらにベースバンドまで周波数変換をおこなうIF部、4は搬送波に乗った変調信号を同期検波方式で復調する復調部、5はAGC2からのRSSI信号により、ゲイン制御電圧を決め、次のフレームのAGCゲイン制御電圧を返し、又RF部1、IF部3の電源をON、OFF制御する制御部である。

【0016】図2にAGCに関する各種制御電圧のタイミングチャートの一例を示す。この場合、受信スロットは4スロット、送信スロットは4スロットのTDMAシステムを仮定する。又、受信信号は1番目のスロットにのみ入力されているものとする。ON/OFF制御信号は受信スロット時は電源電圧がONし、送信スロット時には電源電圧がOFFするように制御される。更なる低消費電力化を図るために、受信時に受信スロット4スロット全てをONするのではなく、本当に受信しているス

ロットのみをONすることも可能である。RSSI信号はここでは第1スロットにのみ信号が入力されているため、各フレームの第1スロット分だけのRSSI信号が制御部5に入力される。制御部5に入力されたRSSI信号から次のフレームのAGCゲイン制御電圧を決定する。そして、次のフレームでは前のフレームの制御部4で記憶されたゲイン制御電圧によりAGCゲインを制御することになる。

【0017】以上のように構成された無線基地局装置について、以下にその動作を説明する。受信信号はRF部1に入力され、信号を増幅し、又IF周波数まで周波数変換される。AGC2ではさまざまなレベルの信号をさまざまなゲインで増幅し、一定の出力レベルで出力する。その時のAGC2のゲインは、AGC2で検出されるRSSI信号が制御部5に入力されそのレベルによりゲイン制御電圧が決定される。ゲイン制御電圧はRSSIレベルが大きければAGC2のゲインは小さくなるように制御され、RSSIレベルが小さければAGC2のゲインは大きくなるように制御される。そのゲイン制御電圧は制御部5に記憶され、次のフレームの受信スロットのAGC2のゲイン制御電圧として出力されることになる。

【0018】受信時には、RF部1とIF部3が電源ONで、送信時にはRF部1とIF部3が電源OFFに制御部5から制御される。AGC2及び復調部4、制御部5は常に電源ONである。復調部の構成次第でON/OFFしさらに低消費電力化することも可能である。IF部3はAGC2の出力信号を増幅し、ベースバンド周波数まで周波数変換をおこなう。復調部4はIF部3の出力信号を同期検波方式で復調する。上記の構成により、RF部1とIF部3の電源をスイッチングすることで、低消費電力化が行え、前のフレームのゲイン制御電圧を使うことでAGC2の立ち上がりを遅らすことなく、通信を行うことができる。

【0019】（実施の形態2）図3は本発明の実施の形態2における無線基地局装置のブロック図である。図3において、1はアンテナで受信した信号を増幅し、IF周波数まで周波数変換を行うRF部、2Aはあらゆるレベルの信号を増幅し出力レベルは一定レベルで出力するAGC（自動利得制御回路）、3はAGC出力を増幅し、さらにベースバンドまで周波数変換をおこなうIF部、4は搬送波に乗った変調信号を同期検波方式で復調する復調部、5AはIF部の電源をON、OFF制御する制御部である。

【0020】以上のように構成された無線基地局装置について、以下にその動作を説明する。受信信号はRF部1に入力され、信号を増幅し、又IF周波数まで周波数変換される。AGC2Aではさまざまなレベルの信号をさまざまなゲインで増幅し、一定の出力レベルで出力する。その時のAGC2Aのゲインは、AGC2A内でA

GC 2 Aに入力された信号の信号レベル検波を行いゲインを決定する。ここでは入力信号が入力されたスロット内でAGC 2 Aが立ち上がる。ゲインはAGC 2 Aへの入力信号レベルが大きければゲインは小さくなるように制御され、ゲインへの入力信号レベルが小さければゲインは大きくなるように制御される（制御部5 Aとはやり取りを行わず、AGC 2 Aのみでゲイン制御電圧が決定される。）。

【0021】受信時には、IF部3が電源ONで、送信時にはIF部3が電源OFFに制御部5 Aから制御される。RF部1、AGC 2 A及び復調部4、制御部5 Aは常に電源ONである。復調部の構成次第でON/OFFしさらに低消費電力化することも可能である。IF部3はAGC 2 の出力信号を増幅し、ベースバンド周波数まで周波数変換をおこなう。復調部4はIF部3の出力信号を同期検波方式で復調する。上記の構成により、IF部3の電源をスイッチングすることで、低消費電力化が行える。

【0022】（実施の形態3）図4は本発明の実施の形態3における無線基地局装置のブロック図である。図4において、8はアンテナで受信した信号を高周波増幅回路10が減衰器11に切り替える第1のSW部（切り替え部）、9は高周波増幅回路10か減衰器11に切り替える第2のSW部（切り替え部）、10はアンテナから入力された微小信号を増幅する高周波増幅回路、11はアンテナから入力された高入力信号を減衰させる減衰器、12は入力された信号を増幅し、IF周波数に周波数変換する高周波増幅回路＆ダウンコンバーターであり、上記全てRF部とする。

【0023】2Bはあらゆるレベルの信号を増幅し出力レベルは一定レベルで出力するAGC（自動利得制御回路）、5BはAGC 2 BからのRSSIにより第1のSW部8と第2のSW部9の切り替え制御を行い、高周波増幅回路10のON/OFF制御を行う制御部である。

【0024】以上のように構成された無線基地局装置について、以下にその動作を説明する。最初は、受信信号は高周波増幅回路10のパスを通るように制御部から制御される。高周波増幅回路10の出力は高周波増幅回路＆ダウンコンバーター12を通りIF周波数まで周波数変換される。そして、AGC 2 Bで一定レベルに増幅される。AGC 2 BもAGC 2 Aと同じく、AGC 2 Bのゲインは、AGC 2 B内でAGC 2 Bに入力された信号の信号レベル検波を行いゲインを決定する。ここでは入力信号が入力されたスロット内でAGC 2 Bが立ち上がる。ゲインはAGC 2 Bへの入力信号レベルが大きければゲインは小さくなるように制御され、AGC 2 Bへの入力信号レベルが小さければゲインは大きくなるように制御される（制御部5 BにはRSSIを渡すが、AGC 2 Bのみでゲイン制御電圧が決定される。）。AGC 2 BではRSSI信号を制御部5 Bの返し、RSSIレベ

ルが制御部で設定されるしきい値より大きければ減衰器11のパスを通り、RSSIレベルが制御部で設定されるしきい値より小さければ高周波増幅回路10のパスを通り第1のSW部8と第2のSW部9が制御される。

【0025】ここで、RSSIレベルが制御部で設定されるしきい値より大きければアンテナから入力される信号は減衰器11のパスを通り、その間の高周波増幅回路10の電源がOFFになるように制御される。上記の制御を行うことで、高入力時には高周波増幅回路10の消費電力を削減することができ、低消費電力化が行える。

【0026】（実施の形態4）図5は本発明の実施の形態4におけるスロット制御の一例を示すブロック図であって、受信4スロット、送信4スロットのTDMAシステムにおけるスロット使用構成を示すブロック図である。本例では1個の無線基地局装置で2個の周波数（チャネル）を使用し、Aチャネルで1C3T（1個の制御チャネルと3個の通話チャネル）を使用でき、Bチャネルでは4T（4個の通話チャネル）が利用できるシステム例を示す。Aチャネルで送受信各々4スロットずつあるが、Aチャネルで少なくとも一つの受信回路が必要となる。また同じく、Bチャネルでも少なくとも一つの受信回路が必要になる。図5（a）にスロット構成を制御する前の状態の一例を示す。また図5（b）にスロット構成を制御した後の一例を示す。

【0027】図5（a）のAチャネルでは受信第1スロットに移動局からの制御チャネル（Ch）を受信し、受信の第2スロットでは移動局からの通話チャネル（Tch）を受信している状態を示す。残りの受信第2、第3スロットは空きスロット状態である。送信第1スロットは制御チャネルを送信し、送信第2スロットは通話チャネルを送信しており、送信第3、第4スロットは空きスロットである。Bチャネルでは受信第1スロットのみ通話チャネルを受信状態であるが、残りの第2、第3、第4スロットは空き状態である。

【0028】送信も第1スロットのみ通話チャネルを送信状態であるが、残りの第2、第3、第4スロットは空き状態である。上記のスロット使用状況ではA、Bの両方のチャネルを使用しなければならず、又、少なくとも2個以上受信回路が必要となる（Achで1系統以上の受信系回路、Bchで1系統以上の受信系回路を持つのが通常のケースである。）。

【0029】図5（a）のようなスロット使用状況から、図5（b）のようにどちらか一方のチャネルに使用スロットをまとめる方法をとれば、使用するチャネル数も削減でき、又、使用する受信回路の電源もOFFにして低消費電力化を図ることができる。

【0030】図5（b）は図5（a）のBチャネルの受信第1スロットの信号をAチャネルの受信第3スロットに移動させ、又、Bチャネルの送信第1スロット

の信号をAチャンネルの送信第3スロットに移動させる。そうすることで、Aチャンネルは受信第1、第2、第3スロットが使用状態で、受信第4スロットのみが空きスロットとなる。送信も第1、第2、第3スロットが使用状態で、送信第4スロットのみが空きスロットとなる。Bチャンネルは全てが空きとなり、チャンネル使用数が減り、Bチャンネルで受信していた受信回路の電源をOFFすることで、低消費電力化が行える。上記構成により、チャンネル数の削減および低消費電力化が行えることになる。

【0031】(実施の形態5) 図6は本発明の実施の形態5における無線基地局装置のブロック図であって、AGCを含む同期検波システムの無線基地局装置の構成を示している。プランチ数としてはnプランチの構成でも当てはまるが、図6に示すようにここでは4プランチのダイバーシチ構成の場合について考える。図6において、1はアンテナで受信した信号を増幅し、IF周波数まで周波数変換を行うRF部、2Cはあらゆるレベルの信号を増幅し出力レベルは一定レベルで出力するAGC(自動利得制御回路)、3はAGC出力を増幅し、さらにベースバンドまで周波数変換をおこなうIF部、4は搬送波に乗った変調信号を同期検波方式で復調する復調部、5CはAGC2CからのRSSIレベルにより各プランチの電源をON/OFF制御する制御部であり、各プランチ全体の電源をON/OFFする。13はダイバーシチ合成部である。

【0032】以上のように構成された無線基地局装置について、以下にその動作を説明する。受信信号はRF部1に入力され、信号を増幅し、又IF周波数まで周波数変換される。AGC2Cではさまざまなレベルの信号をさまざまなゲインで増幅し、一定の出力レベルで出力する。その時のAGC2Cのゲインは、AGC2C内で信号レベル検波を行いゲインを決定する。ゲインはAGC2Cへの入力信号レベルが大きければゲインは小さくなるように制御され、AGC2Cへの入力信号レベルが小さければゲインは大きくなるように制御される(制御部5CにはRSSIを渡すが、AGC2Cのみでゲイン制御電圧が決定される。)。IF部3はAGC2の出力信号を増幅し、ベースバンド周波数まで周波数変換をおこなう。復調部4は搬送波に乗った変調信号を同期検波方式で復調する。

【0033】ダイバーシチ合成部13は各プランチの復調部4の出力信号を適切な位相で足しあわせて、信号を合成し、SN比の向上した信号を作る。又、AGC2CからはRSSIを制御部5Cにわたす。そこで、各プランチのRSSIレベルを比較し、制御部に記憶されているしきい値より大きければ、RSSIレベルの大きなプランチの信号をnプランチで受信し、ダイバーシチ合成を行う。nは各プランチのRSSIレベルにより決定される。ダイバーシチ合成に用いない(4-n)プランチ

は、プランチ全体の電源をOFFにして低消費電力化を図る(ここでは4プランチのダイバーシチを仮定しているので)。上記方法により、高入力時にダイバーシチプランチの数を減らし、プランチ内の回路の電源をOFFすることで低消費電力化が行える。

【0034】

【発明の効果】本発明は、AGC及びそのループ周辺回路の電源は常にON状態としAGCループに関係無い回路ではON、OFFしスイッチングを行い、その時にAGCより前段の回路をON、OFFすることで多少AGCの立ち上がりは遅くなるが、前のスロットのAGCのゲイン制御電圧を次のスロットのAGCのゲイン制御電圧として与えることでAGCの立ち上がりを早くすることができ、低消費電力化が行える。

【0035】又、AGCより後段のみの回路の電源をON/OFFすることで、AGCの立ち上がりには関係なく消費電力を削減することができ、またRF部で信号が通らないパスの電源をOFFにすることでも低消費電力化が行える。又、使用されているスロットをまとめて、全てが空きスロットのみになればその受信系の電源をOFFすることでも低消費電力化が行える。又、複数のプランチで受信するダイバーシチプランチを有するシステムにおいて、RSSIレベルが高いときはダイバーシチプランチの数を減らし受信を行い、使用しないプランチの電源をOFFすることで低消費電力化が行える。

【図面の簡単な説明】

【図1】本発明の実施の形態1における無線基地局装置のブロック図

【図2】本発明の実施の形態1におけるAGC制御信号のタイミングチャート

【図3】本発明の実施の形態2における無線基地局装置のブロック図

【図4】本発明の実施の形態3における無線基地局装置のブロック図

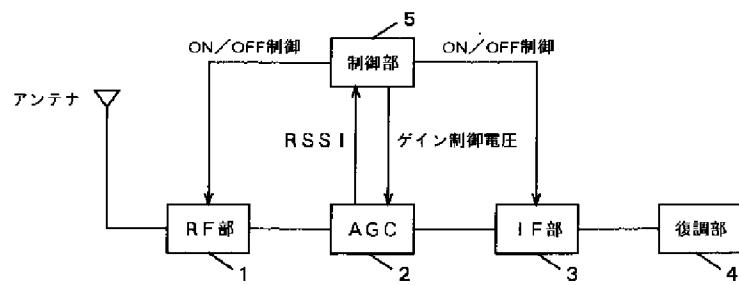
【図5】本発明の実施の形態4におけるスロット制御の一例を示すブロック図

【図6】本発明の実施の形態5における無線基地局装置のブロック図

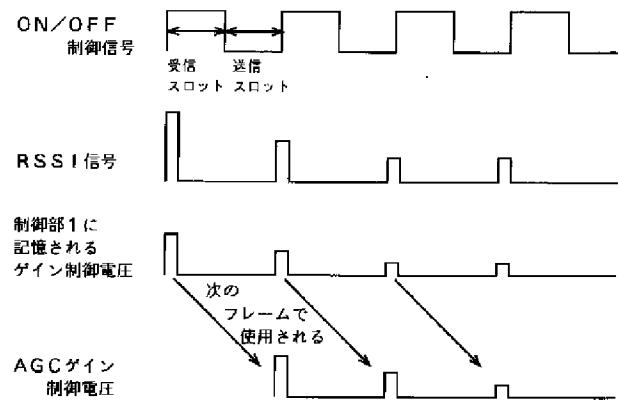
【符号の説明】

- 1 RF部
- 2, 2A, 2B, 2C AGC
- 3 IF部
- 4 復調部
- 5, 5A, 5B, 5C 制御部
- 8 第1のSW部
- 9 第2のSW部
- 10 高周波増幅回路
- 11 減衰器
- 12 高周波増幅回路&ダウンコンバーター
- 13 ダイバーシチ合成部

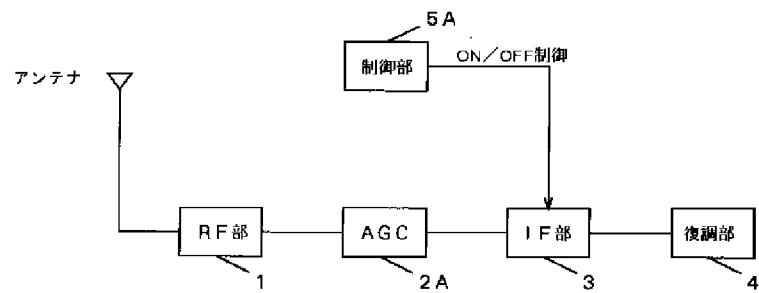
【図1】



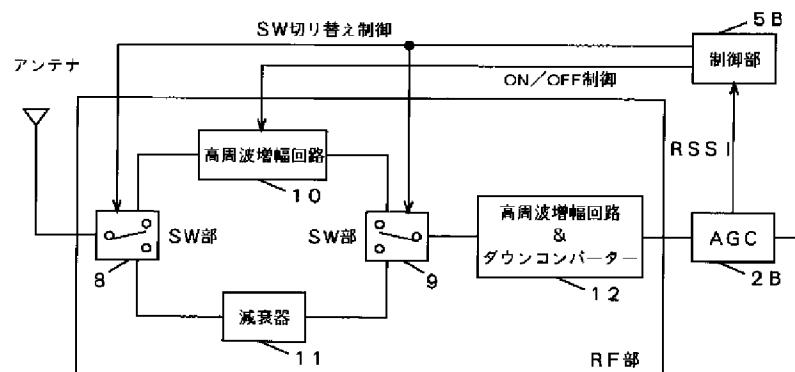
【図2】



【図3】

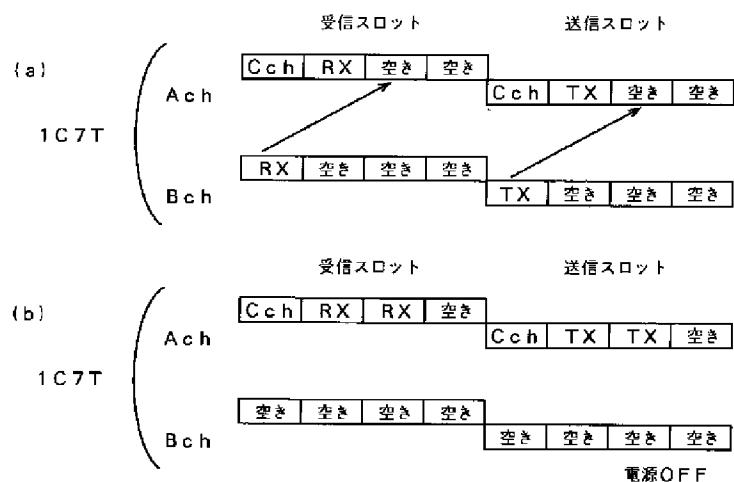


【図4】



8 第1のSW部 9 第2のSW部

【図5】



【図6】

